



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2002-0081391
Application Number: PATENT-2002-0081391

출 원 년 월 일 : 2002년 12월 18일
Date of Application: DEC 18, 2002

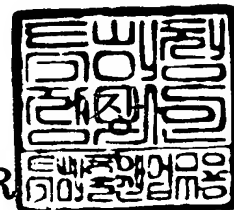
출 원 인 : 페어차일드코리아반도체 주식회사
Applicant(s): FAIRCHILD KOREA SEMICONDUCTOR LTD.



2003 년 01 월 14 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0020
【제출일자】	2002. 12. 18
【국제특허분류】	H02M
【발명의 명칭】	자동 버스트 모드 동작을 갖는 스위칭 파워 서플라이의 제어 모듈 회로
【발명의 영문명칭】	Control module circuit in switching power supply with automatic burst mode operation
【출원인】	
【명칭】	페어차일드코리아반도체 주식회사
【출원인코드】	1-1999-025205-6
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-049858-3
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-050077-7
【발명자】	
【성명의 국문표기】	최진호
【성명의 영문표기】	CHOI, Jin Ho
【주민등록번호】	730109-1273617
【우편번호】	121-773
【주소】	서울특별시 마포구 도화2동 도화현대2차아파트 207동 207호
【국적】	KR
【발명자】	
【성명의 국문표기】	허동영
【성명의 영문표기】	HUH, Dong Young
【주민등록번호】	610328-1702711

【우편번호】 420-110

【주소】 경기도 부천시 원미구 원미동 두산아파트 101동 2105호

【국적】 KR

【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
리인 이영
필 (인) 대리인
정상빈 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	16 면	16,000 원
【우선권주장료】	0 건	0 원
【심사청구료】	0 항	0 원
【합계】	45,000 원	

【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명의 파워 서플라이의 제어 모듈 회로는, 정상 동작 모드 및 대기 동작 모드를 가지며, 출력 전압에 반비례하는 피드백 전압을 통해 스위칭 소자의 스위칭 동작을 제어하는 스위칭 파워 서플라이의 제어 모듈 회로에 관한 것이다. 이 제어 모듈 회로는 전압 설정 수단과 스위칭 제어 신호 발생 수단을 구비한다. 전압 설정 수단은, 대기 동작 모드시 피드백 전압의 변화에 따라, 스위칭 소자가 스위칭 온 동작을 수행하도록 하기 위한 일정 크기의 하이 레벨의 전압, 또는 스위칭 소자가 스위칭 오프 동작을 수행하도록 하기 위한 로우 레벨의 전압을 제공한다. 스위칭 제어 신호 발생 수단은, 전압 설정 수단으로부터 하이 레벨의 전압이 발생하는 경우 스위칭 소자를 스위칭 온 시키는 제어 신호를 발생하고, 전압 설정 수단으로부터 로우 레벨의 전압이 발생하는 경우 스위칭 소자를 스위칭 오프 시키는 제어 신호를 발생한다.

【대표도】

도 2

【명세서】**【발명의 명칭】**

자동 버스트 모드 동작을 갖는 스위칭 파워 서플라이의 제어 모듈 회로{Control module circuit in switching power supply with automatic burst mode operation}

【도면의 간단한 설명】

도 1은 버스트 모드로 동작할 수 있는 스위칭 파워 서플라이의 일 예를 나타내 보인 회로도이다.

도 2는 본 발명의 제1 실시예에 따른 제어 모듈 회로를 나타내 보인 회로도이다.

도 3은 본 발명의 제2 실시예에 따른 제어 모듈 회로를 나타내 보인 회로도이다.

도 4 및 도 5는 본 발명에 따른 제어 모듈 회로의 일부 입력 신호들 및 일부 출력 신호들의 파형을 나타내 보인 타이밍도이다.

도 6은 도 2의 제어 모듈 회로에서의 피드백 전압과 드레인-소스 전류의 최대값 사이의 관계를 나타내 보인 그래프이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<6> 본 발명은 스위칭 파워 서플라이에 관한 것으로서, 특히 대기 모드시 최대 전류값을 제한할 수 있는 자동 버스트 모드 동작을 갖는 스위칭 파워 서플라이의 제어 모듈 회로에 관한 것이다.

<7> 일반적으로, 스위칭 파워 서플라이(PS; Switching Power Supply)는, 하나의 직류 공급 전압을 하나 이상의 직류 출력 전압으로 변환시키기 위한 장치를 의미한다. 이때 직류 출력 전압은 공급 전압보다 크거나 또는 더 작은 크기를 갖는다. 이와 같은 스위칭 파워 서플라이는, 파워 전자 장치들, 특히 이동 전화, 랩탑 컴퓨터 등과 같은 배터리 파워 공급 장치들에 주로 사용된다. 이 파워 전자 장치들은, 상대적으로 큰 파워를 소모하는 정상 동작 모드(normal operation mode)와, 상대적으로 적은 파워를 소모하는 대기 동작 모드(standby operation mode)를 갖는다. 상기 파워 전자 장치들은, 사용자가 일정 시간동안 그 장치들을 사용하지 않는 경우 자동으로 대기 동작 모드로 진입하고, 사용자가 그 장치들을 사용하게 되면 다시 정상 동작 모드로 들어간다.

<8> 종래의 전자 장치들은, 대기 동작 모드로 들어가기 위하여 파워 서플라이의 출력 전압을 감소시키거나, 또는 별도의 보조 파워 장치를 이용하였다. 그러나 이와 같은 종래의 접근 방식은 바람직하지 않은데, 그 이유는 종래의 접근 방식이 부가적인 구성 요소들을 요구하고 이에 따라 제품 비용이 증대되기 때문이다. 또 다른 이유로는 전자 장치들이 동작하지 않을 정도로 낮은 출력 전압이 나타날 가능성이 있으며, 이에 따라 파워 소모를 감소시킬 수 있는 양이 제한되기 때문이다. 이 외에도, 종래의 스위칭 파워 서플라이를 대기 동작 모드로 사용할 경우, 비록 감소된 출력 전압에 의해 파워 소모가 감소되더라도 스위칭 파워 서플라이 내에서 발생

되는 실질적인 스위칭 손실이 발생되게 된다. 또한 종래의 스위칭 파워 서플라이는, 출력단에서의 파워 요구 변화를 보상하고, 공급되는 파워량에 무관한 일정 주파수로 동작할 수 있도록, 파워 스위치의 듀티 싸이클(duty cycle)을 변화시킨다. 그 결과, 대기 모드로 동작하는 종래의 스위칭 파워 서플라이 내부의 파워 스위치는 정상 모드로 동작할 때와 동일한 비율로 상태를 변경시킨다. 대기 동작 모드에서, 이와 같은 스위칭 전환은 상당한 양의 파워를 소모하게 되고, 이로 인하여 대기 모드에서의 파워 소모의 낮은 한계값이 상당히 증가하게 된다.

- <9> 따라서 최근에는 정상적인 동작 모드와, 대기 동작을 가능하게 하는 저파워 버스트 모드를 제공하는 능동 회로(active circuitry)를 사용하는 스위칭 파워 서플라이가 제안된 바 있다. 이 스위칭 파워 서플라이의 구조 및 동작은, 미합중국 특허 번호 6,252,783호에 상세하게 개시되어 있다. 정상적인 동작 모드에서, 상기 능동 회로는 스위칭 파워 서플라이의 출력 전압을 기존의 스위치 드라이버 회로(또는 제어 모듈 회로)와 결합시킨다. 이 스위치 드라이버 회로는, 스위칭 파워 서플라이의 출력 전압이 바람직한 레벨까지 조절되도록 고정된 주파수의 스위치 드라이버 출력의 듀티 싸이클을 변화시킨다. 저파워 버스트 모드로 동작시, 상기 능동 회로는, 스위칭 파워 서플라이의 출력 전압을 스위치 드라이버 회로로부터 분리시키고, 스위치 드라이버로 주기적인 신호를 인가한다. 이 주기적인 신호에 의해, 상기 스위치 드라이버는, 스위치 드라이버의 출력이 비활성화, 즉 턴 오프(turn off)되는 시간 간격이 중간에 배치되도록 고정된 주파수의 출력 신호를 공급한다. 또한 저파워 버스트 모드로 동작시, 상기 능동 회로는 스위치 드라이버로 입력 신

호를 인가하고, 이에 따라 스위치 드라이버는, 최소 듀티 싸이클인 고정된 주파수로 반복적으로 스위치 온 되고 스위치 오프 된다. 이 스위치 드라이버의 최소 듀티 싸이클인 고정된 주파수 출력을 공급하는 버스트 동작 모드는 적절하게 제어되며, 이에 따라 스위치 드라이버로 공급되는 전압은 두 개의 기준 전압 사이에서 변화된다.

<10> 이와 같은 저파워 버스트 모드 스위칭 파워 서플라이는 대기 모드시에 일정 시간동안 스위칭을 수행하고 다시 일정 기간동안 스위칭을 멈추는 동작을 통해 스위칭 손실을 감소시켜 입력 파워를 감소시킬 수 있다. 또한 적은 부품을 사용하여 대기 모드시의 출력 전압을 정상 동작 모드인 경우보다 더 낮게 유지할 수 있으며, 대기 모드시에 출력 전압에 관계없이 일정한 주기의 버스트 모드로 스위치의 스위칭 동작을 제어할 수 있다는 장점을 제공한다.

<11> 그러나 상기와 같은 저파워 버스트 모드 스위칭 파워 서플라이의 경우, 최대 전류값이 증가할 경우 소음(audible noise)이 발생할 수 있다는 문제가 있다. 최대 전류값은 스위칭 손실에 대한 비중이 증가할수록 증가하는 경향이 있다. 스위칭 파워 서플라이의 손실은 스위칭 손실 외에도 전도 손실(conduction loss) 및 코어 손실(core loss)이 있다. 가벼운 부하(light load)를 사용할 경우, 상대적으로 스위칭 손실의 비중이 증가한다. 따라서 가벼운 부하를 사용할 경우, 상기 소음이 발생할 가능성이 증가하게 되며, 최대 전류값이 증가함에 따라 파워 소모량도 증대된다는 문제가 발생한다.

【발명이 이루고자 하는 기술적 과제】

<12> 본 발명이 이루고자 하는 기술적 과제는 출력 전압의 변화에 관계없이 최대 전류값을 일정 크기 이하로 유지할 수 있도록 하는 자동 버스트 모드 동작을 갖는 스위칭 파워 서플라이의 스위치 드라이버 회로를 제공하는 것이다.

【발명의 구성 및 작용】

<13> 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 스위칭 파워 서플라이의 제어 모듈 회로는, 정상 동작 모드 및 대기 동작 모드를 가지며, 출력 전압에 반비례하는 피드백 전압을 통해 스위칭 소자의 스위칭 동작을 제어하는 스위칭 파워 서플라이의 제어 모듈 회로에 있어서, 상기 대기 동작 모드시 상기 피드백 전압의 변화에 따라 상기 스위칭 소자가 스위칭 온 동작을 수행하도록 하기 위한 일정 크기의 하이 레벨의 전압과, 상기 스위칭 소자가 스위칭 오프 동작을 수행하도록 하기 위한 로우 레벨의 전압을 제공하는 전압 설정 수단; 및 상기 전압 설정 수단으로부터 상기 하이 레벨의 전압이 발생하는 경우 상기 스위칭 소자를 스위칭 온 시키는 제어 신호를 발생하고, 상기 전압 설정 수단으로부터 상기 로우 레벨의 전압이 발생하는 경우 상기 스위칭 소자를 스위칭 오프 시키는 제어 신호를 발생하는 스위칭 제어 신호 발생 수단을 구비하는 것을 특징으로 한다.

<14> 상기 전압 설정 수단은, 제1 및 제2 정전류원; 상기 피드백 전압과 제1 또는 제2 피드백 기준 전압을 비교하고 비교 결과에 따라 하이 출력 신호 또는 로우 출력 신호를 발생하는 제1 비교기; 상기 피드백 전압과 상기 제2 피드백 기준 전압보다 큰 제3 피드백 기준 전압을 비교하고 비교 결과에 따라 하이 출력 신호 또는 로우 출력 신호를 발생하는 제2 비교기; 상기 제1 비교기의 출력 신호에 따라 턴 온 또는 턴 오프 되는 트랜지스터; 상기 제1 비교기 및 제2 비교기의 출력 신호를 각각 S 단자 및 R 단자로 입력받아 Q 출력 단자로 출력 신호를 발생시키는 RS 플립 플롭; 상기 RS 플립 플롭의 Q 출력 단자와 상기 트랜지스터의 컬렉터 단자 또는 상기 RS 플립 플롭의 출력 단자를 선택적으로 연결시키는 온/오프 동작을 수행하되, 상기 피드백 전압이 증가하더라도 상기

제2 정전류원으로부터 공급되는 전류량 조절에 의해 상기 일정 크기의 하이 레벨의 전압이 발생되도록 하는 제1 스위치; 및 상기 트랜지스터의 온/오프 상태, 상기 제1 스위치의 온/오프 동작에 의해 상기 일정 크기의 하이 레벨의 전압 또는 로우 레벨의 전압이 인가되는 접점 양쪽에 배치된 제1 저항기 및 제2 저항기를 포함하는 것이 바람직하다.

<15> 상기 제1 저항기의 양단은 상기 트랜지스터의 컬렉터 단자와 상기 접점에 연결되고, 상기 제2 저항기의 양단은 상기 접점과 접지 단자에 연결되는 것이 바람직하다.

<16> 상기 피드백 전압이 인가되는 단자와 상기 트랜지스터의 컬렉터 단자 사이에 순차적으로 배치된 제1 다이오드 및 제2 다이오드를 더 구비하되, 상기 제1 다이오드의 캐소드 및 애노드는 상기 피드백 전압이 인가되는 단자 및 상기 제2 다이오드의 애노드에 각각 연결되고, 상기 제2 다이오드의 캐소드는 상기 트랜지스터의 컬렉터 단자에 연결되는 것이 바람직하다.

<17> 이 경우 상기 제1 전류원과 상기 제1 다이오드 및 제2 다이오드 사이의 접점, 또는 상기 제1 전류원과 상기 RS 플립 플랍의 출력 단자를 선택적으로 연결시키기 위한 제2 스위치; 및 상기 제1 전류원과 상기 피드백 전압이 인가되는 단자 및 상기 제1 다이오드 사이의 접점, 또는 상기 제1 전류원과 상기 RS 플립 플랍의 출력 단자를 선택적으로 연결시키기 위한 제3 스위치를 더 구비하는 것이 바람직하다.

<18> 상기 스위칭 제어 신호 발생 수단은, 상기 전압 설정 수단에 의해 설정된 하이 레벨의 전압 또는 로우 레벨의 전압을 반전 단자로 입력받고, 상기 스위칭 소자를 흐르는 전류에 대응되는 감지 전압을 비반전 단자에 입력받는 제3 비교기; 상기 제3 비교기의 출력에 따라 상기 스위칭 소자의 온/오프 제어 신호를 발생시키는 게이트 드라이버; 및

상기 게이트 드라이버로 상기 스위칭 소자의 스위칭 듀티를 결정하는 제어 신호를 공급하는 오실레이터를 포함하는 것이 바람직하다.

<19> 이하 첨부 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.

그러나, 본 발명의 실시예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 상술하는 실시예들로 인해 한정되어지는 것으로 해석되어져서는 안된다.

<20> 도 1은 버스트 모드로 동작할 수 있는 스위칭 파워 서플라이의 일 예를 나타내 보인 회로도이다.

<21> 도 1을 참조하면, 상기 스위칭 파워 서플라이는, 전원 공급을 위한 전원 공급부(100)와, 출력 전압을 피드백 시키기 위한 피드백 회로부(200)와, 전원 공급부(100) 내의 스위치의 동작을 제어하는 스위칭 제어부(300)와, 그리고 동작 모드를 설정하기 위한 모드 설정부(400)를 포함하여 구성된다.

<22> 상기 전원 공급부(100)는, 브리지 다이오드(bridge diode) 회로(BD), 1차 코일(L_1), 필터 커패시터(C_{in}), MOS 전계 효과 트랜지스터(Q_{sw}) 및 전류 센스 저항기(R_{sense})를 포함하여 구성된다. 브리지 다이오드 회로(BD)는, 교류 입력 전원(AC)을 풀 웨이브(full wave) 정류시켜 직류로 출력시킨다. 1차 코일(L_1)은 공급 전압(V_{in}) 및 MOS 전계 효과 트랜지스터(Q_{sw})에 각각 연결된다. 필터 커패시터(C_{in})는, 브리지 다이오드 회로(BD)로부터의 전류 펄스를 필터링하여 공급 전압(V_{in})이 실질적인 직류 전류 전압이 되도록 한다. MOS 전계 효과 트랜지스터(Q_{sw})는, 파워 스위치로 사용되며, 제어 모듈(310)에 의해 스위칭 동작을 수행한다. 그리고 전류 센스 저항기(R_{sense})는, 제어 모듈(310)로 전류 피드백을 공급하기 위해 사용된다.

- <23> 상기 피드백 회로부(200)는, 포토 트랜지스터(PC₂) 및 커패시터(C_{fb})를 포함하여 구성된다. 포토 트랜지스터(PC₂)는, 모드 설정부(400)의 포토 다이오드(PC₁)와 함께 포토 커플러를 이루며, 따라서 포토 다이오드(PC₁)를 흐르는 전류값에 따라 일정 크기의 전류를 발생시킨다. 커패시터(C_{fb})는 포토 트랜지스터(PC₂)에 의해 흐르는 전류량에 따라 충전값이 변화하게 되며, 이에 따라 피드백 전압(V_{fb})을 변화시킨다. 결국 피드백 전압(V_{fb})은 모드 설정부(400)에 의해 설정된 모드 전압값에 의해 변화되며, 변화된 값은 스위칭 제어부(300)로 입력된다.
- <24> 상기 스위칭 제어부(300)는, 제어 모듈(310), 커패시터(C₂), 다이오드(D₂) 및 2차 코일(L₃)을 포함하여 구성된다. 제어 모듈(310)은, 피드백 전압(V_{fb})과 함께 MOS 전계 효과 트랜지스터(Q_{sw})의 드레인-소스 사이를 흐르는 전류량을 감지하는 감지 전압(V_{sense}) 및 커패시터(C₂)의 충전 전압(V_{cc})을 입력받고, 입력된 이 신호들에 따라 적절한 스위칭 제어 신호를 발생시켜 MOS 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작을 제어한다. 2차 코일(L₃)은 전원 공급부(100)의 스위칭 동작으로부터 에너지를 받아서 전류 펄스들을 발생시킨다. 커패시터(C₂) 및 다이오드(D₂)는 2차 코일(L₃)에 의해 발생된 전류 펄스들을 정류 및 평활하여 실질적인 직류 전류 공급 전압(V_{cc})이 제어 모듈(310)로 공급 되도록 한다.
- <25> 상기 모드 설정부(400)는, 복수개의 저항기들(R₁, R₂, R₃, R₆ 및 R₇), 다이오드들(D₁, D₂), 커패시터들(C₁, C_{ref}), 트랜지스터(Q₁), 오차 증폭기(Amp₁) 및 포토 다이오드(PC₁)를 포함하여 구성된다. 저항기(R₆ 및 R₇), 다이오드(D₃) 및 트랜지스터(Q₁)는 스위치 기능을 수행한다. 특히 저항기(R₆ 및 R₇)는 트랜지스터(Q₁)에 적절한 바이어스가

인가되도록 하는데 사용된다. 저항기(R_1 , R_2 , R_3)는 분배 전압인 모드 제어 전압(V_a)을 결정하는데 사용된다. 상기 모드 제어 전압(V_a)은 정상 동작 모드인지 대기 동작 모드인지의 여부에 따라 각각 아래의 수학적 식 1 및 수학적 식 2에 의해 결정된다.

<26>

【수학적 식 1】
$$V_a = V_{out} \times \frac{R_2}{R_1 + R_2} \text{ (정상 동작 모드의 경우)}$$

<27>

【수학적 식 2】
$$V_a = V_{out} \times \frac{R_2}{R_1 // R_3 + R_2} \text{ (대기 동작 모드의 경우)}$$

<28>

상기 수학적 식 2에서 $R_1 // R_2$ 는 $\frac{R_1 R_3}{R_1 + R_3}$ 를 나타낸다.

<29>

오차 증폭기(Amp₁)로 사용되는 연산 증폭기는, 모드 제어 전압(V_a)이 인가되는 반전 단자와 기준 전압(V_{ref})이 인가되는 비반전 단자를 갖는다. 그리고 그 출력 단자는 포토 다이오드(PC₁)의 애노드에 연결된다. 결과적으로 오차 증폭기(Amp₁)는 입력되는 모드 제어 전압(V_a)과 기준 전압(V_{ref})의 비교에 의해 포토 다이오드(PC₁)의 동작 여부를 결정한다. 포토 다이오드(PC₁)는, 피드백 회로부(200)의 포토 트랜지스터(PC₂)와 함께 포토 커플러를 구성하며, 모드 제어 전압(V_a)의 기준 전압(V_{ref})과의 상대적인 크기에 따라 동작하거나 또는 동작하지 않는다.

<30>

이와 같은 회로 구조를 갖는 스위칭 파워 서플라이의 동작을 설명하면 다음과 같다.

<31>

정상 동작 모드시, 브리지 다이오드 회로(BD)에 의해 교류 입력 전원(AC)이 풀 웨이브 정류된 직류 전류 공급 전압(V_{in})이 1차 코일(L_1)에 공급된다. 1차 코일(L_1)에 인가된 공급 전압(V_{in})은 MOS 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작을 통해 일정 듀티

싸이클로 2차 코일(L_2)에 출력 전압(V_{out})을 발생시킨다. 여기서 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작의 듀티 싸이클은 제어 모듈(310)로부터 출력되는 모스 전계 효과 트랜지스터의 게이트 구동 신호에 의해 결정된다. 2차 코일(L_2)에 발생하는 출력 전압(V_{out})은 스위칭 파워 서플라이가 채택된 전자 장치의 정상 동작이 가능할 정도의 크기를 가진다.

<32> 한편 상기 출력 전압(V_{out})을 일정하게 유지시키기 위해서는 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작의 듀티를 적절하게 제어하여 하며, 이를 위하여 상기 출력 전압(V_{out})이 피드백 되어야 하고, 이 피드백된 출력 전압(V_{out})값을 상기 듀티를 제어하는데 이용하여야 한다. 이 과정을 설명하면, 먼저 정상 동작 모드임을 알리는 하이(high) 신호가 트랜지스터(Q_1)의 베이스 단자에 인가되어 트랜지스터(Q_1)가 턴 온(turn on) 된다. 트랜지스터(Q_1)가 턴 온 되면 다이오드(D_5)에 역방향 바이어스가 인가되는 상태가 된다. 역방향 바이어스가 인가된 다이오드(D_5)는 턴 오프 되고, 이에 따라 오차 증폭기(Amp_1)의 반전 단자에 인가되는 모드 제어 전압(V_a)은 수학적 식 1과 같이 된다. 오차 증폭기(Amp_1)는 모드 제어 전압(V_a)을 일정 크기로 증폭시킨 후에 포토 다이오드(PC_1)로 입력시킨다. 포토 다이오드(PC_1)와 포토 트랜지스터(PC_2)는 포토 커플러를 구성하므로, 포토 트랜지스터(PC_2)에는 다이오드(PC_1)에 입력되는 입력값, 즉 오차 증폭기(Amp_1)의 출력값에 대응되는 크기를 갖는 전류가 흐른다. 이 전류에 의해 피드백 커패시터(C_{fb})가 충전되며, 피드백 커패시터(C_{fb})의 충전양에 따라 피드백 전압(V_{fb})의 크기가 결정된다. 결론적으로 피드백 전압(V_{fb})은 모드 제어 전압(V_a)의 크기에 반비례하면서 대응되는 크기를 갖는다. 이 피드백 전압(V_{fb})은 제어 모듈(310) 내에 입력된다.

<33> 상기 피드백 전압(V_{fb}) 외에도 커패시터(C_2)의 충전 전압(V_{cc})도 제어 모듈(310)에 입력된다. 정상 동작 모드시 1차 코일(L_1)에 인가된 공급 전압(V_{in})은, 스위칭 제어부(300)의 2차 코일(L_3)에 권선 전압이 유기되도록 하며, 이에 따라 커패시터(C_2)에 충전되는 전압(V_{cc})은 상대적으로 큰 크기를 가지며 제어 모듈(310)로 입력된다. 이 외에도 제어 모듈(310)로 모스 전계 효과 트랜지스터(Q_{sw})의 드레인-소스 사이를 흐르는 전류량을 감지하는 감지 전압(V_{sense})도 입력된다. 피드백 전압(V_{fb}), 커패시터(C_2)의 충전 전압(V_{cc}) 및 감지 전압(V_{sense})을 입력받은 제어 모듈(310)은, 게이트 전압(V_g)을 모스 전계 효과 트랜지스터(Q_{sw})의 게이트 단자로 출력시킴으로써, 정상 동작 모드가 유지될 수 있도록 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작을 제어한다.

<34> 다음에 대기 동작 모드시, 브리지 다이오드 회로(BD)에 의해 교류 입력 전원(AC)이 풀 웨이브 정류된 직류 전류 공급 전압(V_{in})이 1차 코일(L_1)에 공급된다. 1차 코일(L_1)에 인가된 공급 전압(V_{in})은 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작을 통해 일정 듀티 사이클로 2차 코일(L_2)에 출력 전압(V_{out})을 발생시킨다. 여기서 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작의 듀티 사이클은 제어 모듈(310)로부터 출력되는 모스 전계 효과 트랜지스터의 게이트 구동 신호에 의해 결정된다. 2차 코일(L_2)에 발생되는 출력 전압(V_{out})의 크기는 스위칭 파워 서플라이가 채택된 전자 장치의 대기 동작이 가능할 정도의 크기이며, 이 크기는 정상 동작 모드에서의 출력 전압(V_{out})에 비하여 상대적으로 작은 크기이다.

<35> 한편 정상 동작 모드에서와 마찬가지로 대기 동작 모드에서도, 상기 출력 전압(V_{out})을 일정하게 유지시키기 위해서는 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작의 듀티를 적절하게 제어하여 하며, 이를 위하여 상기 출력 전압(V

v_{out})이 피드백 되어야 하고, 이 피드백된 출력 전압(V_{out})값을 상기 듀티를 제어하는데 이용하여야 한다. 이 과정을 설명하면, 먼저 대기 동작 모드임을 알리는 로우(low) 신호가 트랜지스터(Q_1)의 베이스 단자에 인가되어 트랜지스터(Q_1)가 턴 오프(turn off) 된다. 트랜지스터(Q_1)가 턴 오프 되면 다이오드(D_5)에 순방향 바이어스가 인가되는 상태가 된다. 순방향 바이어스가 인가된 다이오드(D_5)는 턴 온 되고, 이에 따라 오차 증폭기(Amp_1)의 반전 단자에 인가되는 모드 제어 전압(V_a)은 수학적 식 2와 같이 된다. 상기 수학적 식 1과 수학적 식 2를 비교해 보면, 대기 동작 모드시의 모드 제어 전압(V_a)은 정상 동작 모드시의 모드 제어 전압(V_a)보다 상대적으로 큰 값을 갖는다는 것을 알 수 있다. 오차 증폭기(Amp_1)는 모드 제어 전압(V_a)을 정상 동작 모드시보다 매우 큰 크기로 증폭시킨 후에 포토 다이오드(PC_1)로 입력시킨다. 포토 다이오드(PC_1)와 포토 트랜지스터(PC_2)는 포토 커플러를 구성하므로, 포토 트랜지스터(PC_2)에는 다이오드(PC_1)에 입력되는 입력값, 즉 오차 증폭기(Amp_1)의 출력값에 대응되는 크기를 갖는 전류가 흐른다. 이 전류에 의해 피드백 커패시터(C_{fb})가 충전되며, 피드백 커패시터(C_{fb})의 충전양에 따라 피드백 전압(V_{fb})의 크기가 결정된다. 결론적으로 피드백 전압(V_{fb})은 모드 제어 전압(V_a)의 크기에 반비례하면서 대응되는 크기를 갖는다. 따라서 대기 동작 모드시의 모드 제어 전압(V_a)이 정상 동작 모드시의 모드 제어 전압(V_a)보다 상대적으로 큰 값을 가지므로, 대기 동작 모드시의 피드백 전압(V_{fb})은 정상 동작 모드시의 피드백 전압(V_{fb})보다 상대적으로 작게 되며, 실질적으로 거의 0에 가까운 크기를 갖게 된다. 이 피드백 전압(V_{fb})은 제어 모듈(310)내에 입력된다.

<36> 상기 피드백 전압(V_{fb}) 외에도 커패시터(C_2)의 충전 전압(V_{cc})도 제어 모듈(310)에 입력된다. 대기 동작 모드시 1차 코일(L_1)에 인가된 공급 전압(V_{in})은, 스위칭 제어부

(300)의 2차 코일(L_3)에 권선 전압이 유기되도록 하며, 이에 따라 커패시터(C_2)에 충전되는 전압(V_{cc})은 상대적으로 작은 크기를 가지며 제어 모듈(310)로 입력된다. 이 외에도 제어 모듈(310)로 모스 전계 효과 트랜지스터(Q_{sw})의 드레인-소스 사이를 흐르는 전류를 감지하는 감지 전압(V_{sense})도 입력된다. 피드백 전압(V_{fb}), 커패시터(C_2)의 충전 전압(V_{cc}) 및 감지 전압(V_{sense})을 입력받은 제어 모듈(310)은, 게이트 전압(V_g)을 모스 전계 효과 트랜지스터(Q_{sw})의 게이트 단자로 출력시킴으로써, 대기 동작 모드가 유지될 수 있도록 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작을 제어한다.

<37> 도 2는 본 발명의 제1 실시예에 따른 제어 모듈 회로를 나타내 보인 회로도이다.

<38> 도 2를 참조하면, 피드백 전압(V_{fb})을 반전 단자로 입력받고, 피드백 전압보다 상대적으로 작은 값을 갖는 제1 피드백 기준 전압(V_{f1}) 또는 제2 피드백 기준 전압(V_{f2})을 비반전 단자로 입력받는 연산 증폭기로 이루어진 비교기(CP2)와, 피드백 전압(V_{fb})을 비반전 단자로 입력받고, 피드백 전압보다 상대적으로 작은 값을 갖는 제3 피드백 기준 전압(V_{f3})을 반전 단자로 입력받는 연산 증폭기로 이루어진 비교기(CP3)가 나란하게 배치된다.

<39> 비교기(CP2)와 비교기(CP3)의 출력은 각각 RS 플립 플랍(FF)의 S 단자(S)와 R 단자(R)에 입력된다. 비교기(CP2)의 출력은 RS 플립 플랍(FF)의 S 단자(S) 외에도 트랜지스터(Q2)의 베이스 단자에도 입력된다. 트랜지스터(Q2)의 에미터 단자는 접지되고 컬렉터 단자는 직렬로 연결된 저항기들(R4 및 R5)과 연결되고, 동시에 다이오드(D4) 및 다이오드(D5)를 통해 피드백 전압(V_{fb}) 입력 단자에도 연결된다. 다이오드(D4)와 다이오드(D5)는 상호 반대 방향으로 배치된다. 즉 다이오드(D4)의 캐소드는 피드백 전압(V_{fb})

입력 단자를 향하고, 애노드는 트랜지스터(Q2)의 컬렉터 단자를 향한다. 다이오드(D5)의 캐소드는 트랜지스터(Q2)의 컬렉터 단자를 향하고, 애노드는 피드백 전압(Vfb) 입력 단자를 향한다. 따라서 다이오드(D4)의 애노드와 다이오드(D5)의 애노드는 상호 연결된다.

<40> 피드백 전압(Vfb) 입력 단자와 다이오드(D4)의 캐소드 사이의 일 접점에는 제1 정전류원(I1)과 RS 플립 플랍(FF)의 출력 단자(Q)를 선택적으로 연결할 수 있는 스위치(SW3)가 배치된다. 다이오드(D4)의 애노드와 다이오드(D5)의 애노드 사이의 일 접점에는 제1 정전류원(I1)과 RS 플립 플랍(FF)의 출력 단자(Q)를 선택적으로 연결할 수 있는 스위치(SW2)가 배치된다. 그리고 다이오드(D5)의 캐소드와 트랜지스터(Q2)의 컬렉터 단자 사이의 일 접점에는 제2 정전류원(I2)과 RS 플립 플랍(FF)의 출력 단자(Q)를 선택적으로 연결할 수 있는 스위치(SW1)가 배치된다.

<41> 트랜지스터(Q2)의 컬렉터 단자로부터 직렬로 연결된 저항기(R4)와 저항기(R5) 사이의 일 접점에서의 전압(Vc)은 연산 증폭기로 구성된 비교기(CP1)의 반전 단자와 연결된다. 이 비교기(CP1)의 비반전 단자는 오프셋 직류 전원(Doffset)을 통해 감지 전압(Vsense) 단자와 연결된다. 이 감지 전압(Vsense)은 모스 전계 효과 트랜지스터(Qsw)를 흐르는 전류와 감지 저항(Rsense)의 크기에 의해 결정된다. 비교기(CP1)의 출력은 게이트 드라이버(311)로 입력된다. 게이트 드라이버(311)는 비교기(CP1)의 출력 이외에도 오실레이터(oscillator)(OSC)로부터의 출력을 입력받아 게이트 전압(Vg)을 출력시킨다. 이 게이트 전압(Vg)에 의해 모스 전계 효과 트랜지스터(Qsw)가 스위칭 되는데, 스위칭 타이밍을 결정하는 듀티는 오실레이터(OSC)로부터의 신호에 의해 결정된다.

- <42> 도 4 및 도 5는 본 발명에 따른 제어 모듈 회로의 일부 입력 신호들 및 일부 출력 신호들의 파형을 나타내 보인 타이밍도들이다.
- <43> 먼저 도 2 및 도 4를 참조하면, 전체 시스템에 걸린 부하가 가벼운 상태가 되면, 피드백 전압(V_{fb})은 점점 감소하기 시작한다. 이때 일정 시점(T_0)에서 사용자의 조작 등에 의한 대기 동작 모드가 시작되면, 제어 모듈(310)로 입력되는 피드백 전압(V_{fb})은 서서히 낮아져서 결국은 거의 영에 가깝게, 예컨대 대략 0.2V 정도로 낮아진다. 구체적으로 피드백 전압(V_{fb})은 먼저 제3 피드백 기준 전압(V_{f3})보다 낮아지게 되고, 이어서 일정 기간 경과 후에는 제2 피드백 기준 전압(V_{f2})보다도 더 낮아지게 되며, 다시 일정 시점(T_0) 경과후 제1 피드백 기준 전압(V_{f1})보다도 더 낮아지게 된다. 이와 같이 피드백 전압(V_{fb})이 거의 영에 가깝게 낮아진 시점(T_1)에서, 비교기(CP_2)의 입력 단자들인 비반전 입력 단자 및 반전 입력 단자에는 각각 하이 레벨의 제2 피드백 기준 전압(V_{f2})과 로우 레벨의 피드백 전압(V_{fb})이 입력된다. 따라서 비교기(CP_2)의 출력 단자로부터는 하이 신호가 출력된다. 이 비교기(CP_2)의 출력 신호는 RS 플립 플랍(FF)의 S 단자(S)에 입력되며, 또한 트랜지스터(Q_2)의 베이스 단자에도 입력된다. 비교기(CP_3)의 경우, 비반전 단자에는 로우 레벨의 피드백 전압(V_{fb})이 입력되고 반전 단자에는 하이 레벨의 제3 피드백 기준 전압(V_{f3})이 입력된다. 따라서 비교기(CP_3)의 출력 단자로부터는 로우 신호가 출력된다. 이 비교기(CP_3)의 출력 신호는 RS 플립 플랍(FF)의 R 단자(R)에 입력된다.
- <44> 비교기(CP_2)와 비교기(CP_3)의 출력 신호들을 각각 S 단자(S) 및 R 단자(R)로 입력 받는 RS 플립 플랍(FF)은 Q 출력 단자(Q)를 통하여 하이 신호를 출력시킨다. RS 플립 플랍(FF)으로부터의 하이 레벨의 출력 신호는 일정 기간동안 유지된다. 비교기(CP_2)의

하이 레벨의 출력 신호를 베이스 단자에 입력받는 트랜지스터(Q_1)는 턴 온 되며, 제1 스위치(SW_1), 제2 스위치(SW_2) 및 제3 스위치(SW_3)는 각각 온, 오프 및 온 동작을 수행한다. 그 결과 다이오드(D_5)와 트랜지스터(Q_2)의 컬렉터 단자 사이의 접점에서의 전압(V_b)은 0이 되고, 제1 정전류원(I_1)으로부터의 전류는 제3 스위치(SW_3)를 통해 피드백 전압(V_{fb})쪽으로 흐른다.

<45> 전압(V_b)이 0이므로 로우 레벨의 입력 신호가 비교기(CP_1)의 반전 단자로 입력되고, 하이 레벨의 감지 전압(V_{sense})이 비교기(CP_1)의 비반전 단자에 입력되며, 이에 따라 비교기(CP_1)의 출력 신호는 하이 레벨의 출력 신호가 된다. 이 하이 레벨의 출력 신호는 게이트 드라이버(311)로 입력되고, 게이트 드라이버(311) 내의 인버터(미도시)에 의해 게이트 드라이버(311)로부터는 스위칭 오프 신호가 출력된다. 게이트 드라이버(311)로부터의 스위칭 오프 신호에 의해 모스 전계 효과 트랜지스터(도 1의 Q_{sw})는 오프 되어 스위칭 동작을 수행하지 않는다.

<46> 모스 전계 효과 트랜지스터(Q_{sw})가 스위칭 동작을 수행하지 않음으로 인하여, 일정 시점(T_2)부터 출력 전압(도 1의 V_{out})은 점점 감소하고, 출력 전압(V_{out})이 점점 감소함에 따라 피드백 전압(V_{fb})은 점점 증가하기 시작한다. 피드백 전압(V_{fb})이 점점 증가하여 제2 피드백 기준 전압(V_{f2})보다 더 큰 값을 갖기 시작한 시점(T_3)에 이르게 되면, 비교기(CP_2)의 비반전 단자에는 로우 레벨의 제2 피드백 기준 전압(V_{f2})이 입력되고, 반전 단자에는 하이 레벨의 피드백 전압(V_{fb})이 입력된다. 따라서 비교기(CP_2)는 로우 레벨 신호를 출력시킨다. 비교기(CP_3)의 경우, 피드백

전압(V_{fb})이 제3 피드백 기준 전압(V_{f3})의 크기에 이르는 시점(T3)까지는, 여전히 반전 단자로 로우 레벨의 피드백 전압(V_{fb})이 입력되고 비반전 단자로 하이 레벨의 제3 피드백 기준 전압(V_{f3})이 입력되므로, 로우 신호가 출력된다.

<47> 비교기(CP₂)로부터의 로우 레벨 신호와 비교기(CP₃)로부터의 로우 레벨 신호를 각각 S 단자(S) 및 R 단자(R)로 입력받는 RS 플립 플롭(FF)은 Q 출력 단자(Q)를 통하여 이전 상태인 하이 신호를 여전히 출력시킨다. 비교기(CP₂)로부터의 로우 레벨의 출력 신호를 베이스 단자에 입력받는 트랜지스터(Q₁)는 턴 오프 된다. 그 결과 제2 정전류원(I₂)으로부터의 전류가 제1 스위치(SW₁)를 통해 저항기(R₄)와 저항기(R₅)를 흐른다. 즉 다이오드(D₅)와 트랜지스터(Q₂)의 컬렉터 단자 사이의 접점에서의 전압(V_b)은 일정 크기의 전압이 되고, 저항기(R₄)와 저항기(R₅) 사이의 접점에서의 전압(V_c)도 전압 분배에 의해 일정 크기의 전압($\frac{R_5}{R_4+R_5} \times V_b$)이 발생된다. 전압(V_b)이 감지 전압(V_{sense})보다 상대적으로 큰 하이 레벨이므로 비교기(CP₁)는 로우 레벨의 출력 신호를 게이트 드라이버(311)에 입력시키고, 게이트 드라이버(311)는 모스 전계 효과 트랜지스터(도 1의 Q_{sw})가 스위칭 동작을 수행하도록 하는 게이트 전압 신호를 발생시킨다. 스위칭 동작을 수행하는 모스 전계 트랜지스터(Q_{sw})의 드레인 단자와 소스 단자 사이에는, 스위칭 온 동작 기간동안 삼각 파형의 전류(I_{ds})가 흐르는데, 이 전류(I_{ds})의 최대 크기는 저항기(R₄)와 저항기(R₅) 사이의 접점에서의 전압(V_c) 크기에 의해 결정된다. 그런데 저항기(R₄)와 저항기(R₅) 사이의 접점에서의 전압(V_c)은 제2 전류원(I₂)의 조절에 의해 일정하게 유지할 수 있으며, 이에 따라 전류(I_{ds})의 최대 크기도 일정 크기 이하로 유지할

수 있다. 스위칭 온/오프 타이밍은 오실레이터(OSC)로부터 게이트 드라이버(311)로 입력되는 신호 파형에 의해 결정된다.

<48> 한편 피드백 전압(V_{fb})이 계속 증가해서 제3 피드백 기준 전압(V_{f3})보다 커지기 시작하는 시점(T_4)이 되면, 비교기(CP_3)의 출력 신호가 로우 레벨에서 하이 레벨로 변경되고, 이에 따라 RS 플립 플랍(FF)의 출력 신호도 하이 레벨에서 로우 레벨로 변경된다. 트랜지스터(Q_2)는 여전히 오프 상태이며, RS 플립 플랍(FF)이 로우 레벨의 출력 신호를 발생시킴에 따라 제1 스위치(SW_1)도 또한 오프 되어 저항기(R_4)와 저항기(R_5) 사이의 접점에서의 전압(V_c)도 0이 된다. 따라서 비교기(CP_1)의 출력은 하이 레벨의 신호가 발생되고, 게이트 드라이버(311)는 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작을 오프 시킨다.

<49> 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작이 오프 됨에 따라 전체 시스템에 걸린 부하가 가벼운 상태가 되면, 피드백 전압(V_{fb})은 다시 감소하기 시작한다. 이 상태에서 피드백 전압(V_{fb})이 제1 피드백 기준 전압(V_{f1})보다 낮은 시점(T_5)이 되면, 다시 비교기(CP_2)의 출력 신호는 로우 레벨에서 하이 레벨로 변환되고, 비교기(CP_3)의 출력 신호는 하이 레벨에서 로우 레벨로 변환된다. 이에 따라 트랜지스터(Q_2)는 턴 온 되고, RS 플립 플랍(FF)은 하이 레벨의 출력 신호를 발생시킨다. 이와 같이 앞서 설명한 시점(T_1) 이후의 동작과 동일하게 동작하므로 중복되는 설명은 생략하기로 한다. 피드백 전압(V_{fb})이 제2 피드백 기준 전압(V_{f2})보다 커지기 시작하는 시점(T_6) 이후의 동작 또한 시점(T_3) 이후의 동작과 동일하므로 중복되는 설명은 생략하기로 한다.

<50> 이와 같이 일정 기간 동안의 대기 동작 모드가 종료한 후 정상 동작 모드가 시작되는 시점(T7)부터 피드백 전압(V_{fb})은 잠시 제3 피드백 기준 전압(V_{f3})보다 큰 값이 되다가 다시 감소되어 제2 피드백 기준 전압(V_{f2}) 보다는 크고 제3 피드백 기준 전압(V_{f3}) 보다는 작은 일정한 값을 유지한다. 정상 동작 모드 동안 비교기(CP_2)의 출력은 로우 상태를 유지하고, 비교기(CP_3)의 출력은 하이 상태를 유지한다. 그리고 RS 플립 플랍(FF)의 출력 신호는 로우 상태를 유지한다.

<51> 다음에 도 2 및 도 5를 참조하면, 정상 동작 모드에서 대기 동작 모드로 전환되는 시점(T1')에서 모스 전계 효과 트랜지스터(Q_{sw})가 스위칭 온 되기 까지의 시점(T2')까지는, 저항기(R_4) 및 저항기(R_5) 사이의 접점에서의 전압(V_c)이 0이므로, 오실레이터(OSC)로부터의 신호가 게이트 드라이버(311)로 입력되더라도 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작은 오프 된다. 그러나 피드백 전압(V_{fb})의 변화에 따라 저항기(R_4) 및 저항기(R_5) 사이의 접점에서의 전압(V_c)이 0이 아닌 일정 크기가 되는 시점(T3')부터는 모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작이 온 되며, 이때부터는 오실레이터(OSC)로부터의 출력 신호에 의해 스위칭 타이밍이 결정된다. 즉 오실레이터(OSC)의 출력 신호가 증가하는 범위 내에서 모스 전계 효과 트랜지스터(Q_{sw})가 온 되며, 드레인-소스 전류(I_{ds})가 발생한다. 앞서 설명한 바와 같이, 대기 동작 모드시 드레인-소스 전류(I_{ds})는, 저항기(R_4) 및 저항기(R_5) 사이의 접점에서의 전압(V_c)이 일정 크기를 유지하기 때문에, 최대 한계값(I_{limit})을 넘지 않는다.

<52> 시점(T3')가 경과되어 피드백 전압(V_{fb})이 제3 피드백 기준 전압(V_{f3})보다 커지기 시작하면 다시 저항기(R_4) 및 저항기(R_5) 사이의 접점에서의 전압(V_c)이 0이 된다. 그리고 이에 따라 오실레이터(OSC)로부터의 신호가 게이트 드라이버(311)로 입력되더라도

모스 전계 효과 트랜지스터(Q_{sw})의 스위칭 동작은 오프 된다. 시점($T6'$) 이후의 동작은 시점($T3'$) 이후의 동작과 동일하므로 중복되는 설명은 생략하기로 한다.

<53> 한편 다시 대기 동작 모드에서 정상 동작 모드로 변환되기 시작하는 시점($T7'$)부터 모스 전계 효과 트랜지스터(Q_{sw})는 정상적인 스위칭 동작을 수행하며, 이때의 듀티는 오실레이터(OSC)의 출력 파형에 의해 결정된다.

<54> 도 6은 도 2의 제어 모듈 회로에서의 피드백 전압(V_{fb})과 드레인-소스 전류의 최대값(I_{peak}) 사이의 관계를 나타내 보인 그래프이다.

<55> 도 6을 참조하면, 최초로 피드백 전압(V_{fb})이 증가하는 경우 드레인-소스 전류의 최대값(I_{peak})은 선형적으로 증가한다(610 참조). 그리고 피드백 전압(V_{fb})이 다시 감소하게 되면 드레인-소스 전류의 최대값(I_{peak})은 역시 선형적으로 감소한다(620 참조). 그러나 이어서 피드백 전압(V_{fb})이 다시 증가할 때는, 피드백 전압(V_{fb})이 일정 범위(A) 이내일 경우, 예컨대 0.5-0.7V 범위 내인 경우 드레인-소스 전류의 최대값(I_{peak})은 일정한 값, 예컨대 0.5A의 값을 유지하며, 일정 범위(A)를 지나는 경우 다시 선형적으로 증가한다(630 참조).

<56> 도 3은 본 발명의 제2 실시예에 따른 제어 모듈 회로를 나타내 보인 회로도이다. 도 3에서 도 2와 동일한 참조 부호는 동일한 요소를 나타낸다. 따라서 이하에서는 중복되는 설명은 생략하기로 하고 서로 다른 부분과 설명하기로 한다.

<57> 도 3을 참조하면, 본 실시예에 따른 제어 모듈 회로는, 비교기(CP_1)의 반전 단자로는 저항기(R_4)와 저항기(R_5) 사이의 접점에서의 전압(V_c)이 입력되지만, 비교

기(CP₁)의 비반전 단자로는 오실레이터(OSC)의 파형 신호가 입력된다. 앞서 도 2를 참조하여 설명한 제어 모듈 회로의 경우, 비교기(CP₁)의 비반전 단자로 입력되는 신호는 MOS 전계 효과 트랜지스터(Q_{sw})의 드레인-소스 사이를 흐르는 전류에 의해 결정되는 감지 전압(V_{sense})이며, 이에 따라 전류 모드(current mode)로 동작한다. 이에 반하여 본 실시예에 따른 제어 모듈 회로의 경우, 비교기(CP₁)의 비반전 단자로 입력되는 신호는 오실레이터(OSC)의 전압 파형이며, 이에 따라 전압 모드(voltage mode)로 동작한다. 따라서 전압 모드의 제어 모듈 회로의 경우, 감지 전압(도 1의 V_{sense})이 불필요하므로 감지 저항(도 1의 R_{sense}) 또한 불필요하다. 본 실시예에 따른 제어 모듈 회로의 동작은 앞서 설명한 전류 모드의 제어 모듈 회로의 동작과 동일함으로 중복되는 설명은 생략하기로 한다.

<58> 이상 본 발명을 바람직한 실시예를 들어 상세하게 설명하였으나, 본 발명은 상기 실시예에 한정되지 않으며, 본 발명의 기술적 사상 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러 가지 변형이 가능함은 당연하다.

【발명의 효과】

<59> 이상의 설명에서와 같이, 본 발명에 따른 스위칭 파워 서플라이의 제어 모듈 회로에 의하면, 자동 버스트 모드와 피드백 전압 감지에 의한 전류 모드 동작에 의해 최대 전류값을 일정하게 제한하여 소음이 발생하는 것을 억제할 수 있으며, 이 외에도 낮은 전력 소모 특성을 나타낸다는 이점을 제공한다.

【특허청구범위】**【청구항 1】**

정상 동작 모드 및 대기 동작 모드를 가지며, 출력 전압에 반비례하는 피드백 전압을 통해 스위칭 소자의 스위칭 동작을 제어하는 스위칭 파워 서플라이의 제어 모듈 회로에 있어서,

상기 대기 동작 모드시 상기 피드백 전압의 변화에 따라 상기 스위칭 소자가 스위칭 온 동작을 수행하도록 하기 위한 일정 크기의 하이 레벨의 전압과, 상기 스위칭 소자가 스위칭 오프 동작을 수행하도록 하기 위한 로우 레벨의 전압을 제공하는 전압 설정 수단; 및

상기 전압 설정 수단으로부터 상기 하이 레벨의 전압이 발생하는 경우 상기 스위칭 소자를 스위칭 온 시키는 제어 신호를 발생하고, 상기 전압 설정 수단으로부터 상기 로우 레벨의 전압이 발생하는 경우 상기 스위칭 소자를 스위칭 오프 시키는 제어 신호를 발생하는 스위칭 제어 신호 발생 수단을 구비하는 것을 특징으로 하는 스위칭 파워 서플라이의 제어 모듈 회로.

【청구항 2】

제1항에 있어서, 상기 전압 설정 수단은,

제 1 및 제2 정전류원;

상기 피드백 전압과 제1 또는 제2 피드백 기준 전압을 비교하고 비교 결과에 따라 하이 출력 신호 또는 로우 출력 신호를 발생하는 제1 비교기;

상기 피드백 전압과 상기 제2 피드백 기준 전압보다 큰 제3 피드백 기준 전압을 비교하고 비교 결과에 따라 하이 출력 신호 또는 로우 출력 신호를 발생하는 제2 비교기 ;

상기 제1 비교기의 출력 신호에 따라 턴 온 또는 턴 오프 되는 트랜지스터;

상기 제1 비교기 및 제2 비교기의 출력 신호를 각각 S 단자 및 R 단자로 입력받아 Q 출력 단자로 출력 신호를 발생시키는 RS 플립 플랍;

상기 RS 플립 플랍의 Q 출력 단자와 상기 트랜지스터의 컬렉터 단자 또는 상기 RS 플립 플랍의 출력 단자를 선택적으로 연결시키는 온/오프 동작을 수행하되, 상기 피드백 전압이 증가하더라도 상기 제2 정전류원으로부터 공급되는 전류량 조절에 의해 상기 일정 크기의 하이 레벨의 전압이 발생되도록 하는 제1 스위치; 및

상기 트랜지스터의 온/오프 상태, 상기 제1 스위치의 온/오프 동작에 의해 상기 일정 크기의 하이 레벨의 전압 또는 로우 레벨의 전압이 인가되는 접점 양쪽에 배치된 제1 저항기 및 제2 저항기를 포함하는 것을 특징으로 하는 스위칭 파워 서플라이의 제어 모듈 회로.

【청구항 3】

제2항에 있어서,

상기 제1 저항기의 양단은 상기 트랜지스터의 컬렉터 단자와 상기 접점에 연결되고, 상기 제2 저항기의 양단은 상기 접점과 접지 단자에 연결되는 것을 특징으로 하는 스위칭 파워 서플라이의 제어 모듈 회로.

【청구항 4】

제3항에 있어서,

상기 피드백 전압이 인가되는 단자와 상기 트랜지스터의 컬렉터 단자 사이에 순차적으로 배치된 제1 다이오드 및 제2 다이오드를 더 구비하되, 상기 제1 다이오드의 캐소드 및 애노드는 상기 피드백 전압이 인가되는 단자 및 상기 제2 다이오드의 애노드에 각각 연결되고, 상기 제2 다이오드의 캐소드는 상기 트랜지스터의 컬렉터 단자에 연결되는 것을 특징으로 하는 스위칭 파워 서플라이의 제어 모듈 회로.

【청구항 5】

제4항에 있어서,

상기 제1 전류원과 상기 제1 다이오드 및 제2 다이오드 사이의 접점, 또는 상기 제1 전류원과 상기 RS 플립 플랍의 출력 단자를 선택적으로 연결시키기 위한 제2 스위치; 및

상기 제1 전류원과 상기 피드백 전압이 인가되는 단자 및 상기 제1 다이오드 사이의 접점, 또는 상기 제1 전류원과 상기 RS 플립 플랍의 출력 단자를 선택적으로 연결시키기 위한 제3 스위치를 더 구비하는 것을 특징으로 하는 스위칭 파워 서플라이의 제어 모듈 회로.

【청구항 6】

제1항에 있어서, 상기 스위칭 제어 신호 발생 수단은,

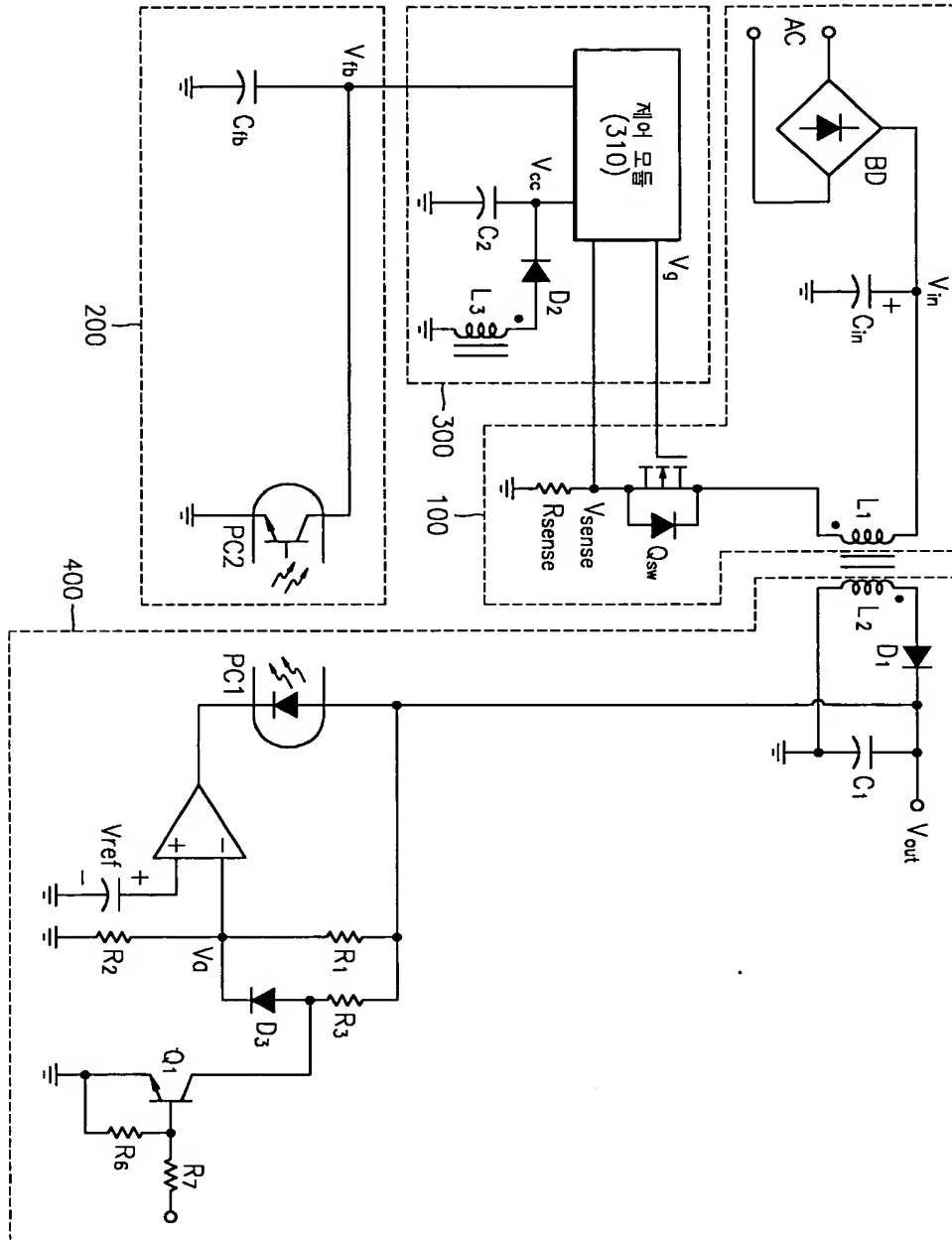
상기 전압 설정 수단에 의해 설정된 하이 레벨의 전압 또는 로우 레벨의 전압을 반전 단자로 입력받고, 상기 스위칭 소자를 흐르는 전류에 대응되는 감지 전압을 비반전 단자에 입력받는 제3 비교기;

상기 제3 비교기의 출력에 따라 상기 스위칭 소자의 온/오프 제어 신호를 발생시키는 게이트 드라이버; 및

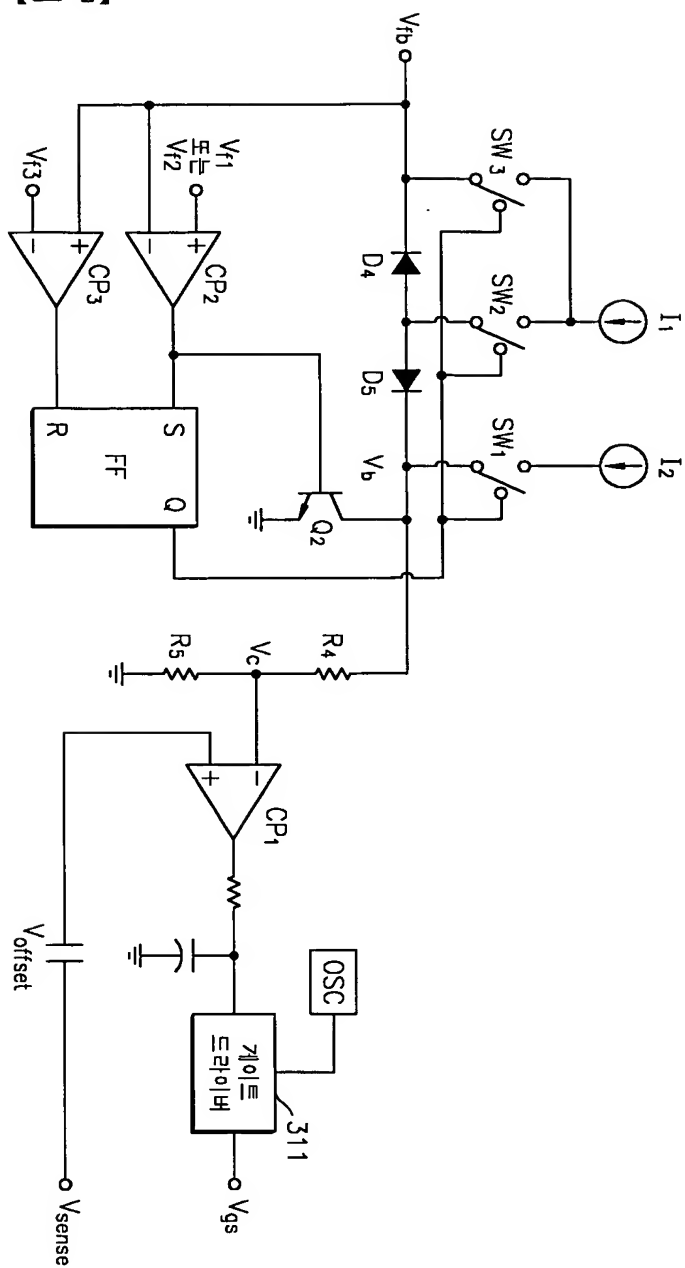
상기 게이트 드라이버로 상기 스위칭 소자의 스위칭 듀티를 결정하는 제어 신호를 공급하는 오실레이터를 포함하는 것을 특징으로 하는 스위칭 파워 서플라이의 제어 모듈 회로.

【도면】

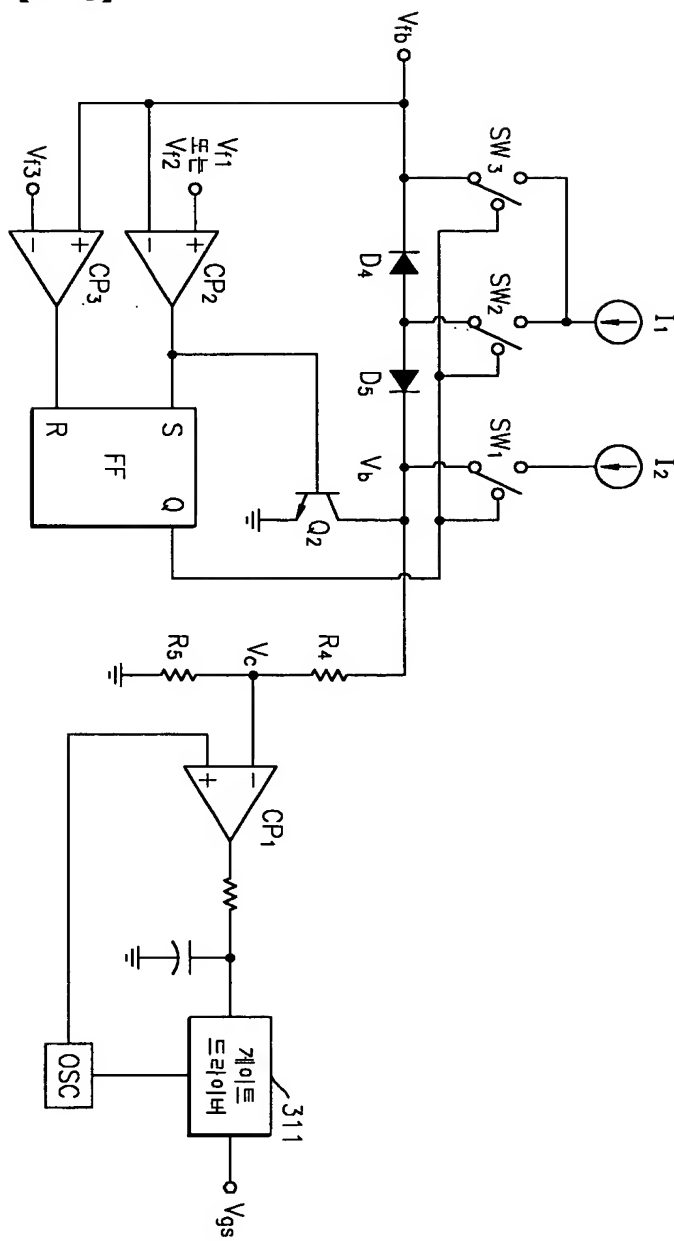
【도 1】



【도 2】



【표 3】



【H 4】

